

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-163281

(43) 公開日 平成9年(1997)6月20日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 4 N	5/765		H 0 4 N	5/781	S 2 0 A
	5/781			5/232	Z
	5/232			5/907	B
	5/907			5/91	J
	5/91			5/92	H
審査請求 未請求 請求項の数 3 O L (全 15 頁) 最終頁に続く					

(21) 出願番号 特願平7-324561

(22) 出願日 平成7年(1995)12月13日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 柳館 昌春

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

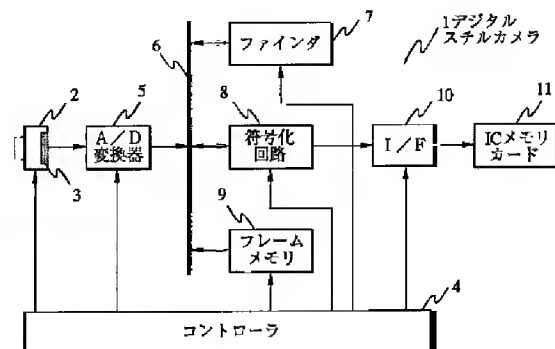
(74) 代理人 弁理士 伊藤 進

(54) 【発明の名称】 撮像記録装置

(57) 【要約】

【課題】 正規化係数の設定演算と残画像データの転送を並行して行うと共に、連写モードでは符号化方法の決定と動きベクトルの算出処理を画像データの転送を並行して行い、圧縮処理の高速化を図る。

【解決手段】 撮影前は、撮像ブロック2のCMD 3からの間引き画像データが周期的に符号化回路8に供給され、符号化回路8は間引き画像データの第1の正規化係数を求める。次に、撮影直後から、撮像ブロック2は露光を開始し露光終了後、間引き画像データ、代表ブロックデータ、残画像データの順に出力する。符号化回路8は、間引き画像データを代表ブロックデータと共に用いて第2の正規化係数を求める。第2の正規化係数の演算は、フレームメモリ9への残画素データの転送及びフレームメモリ9での補正処理期間内に終了しているため、フレームメモリ9は、補正処理後直ちに符号化回路8への撮像データの転送を行う。



【特許請求の範囲】

【請求項1】 被写体を撮像し、画像データを任意の順番で送出する撮像手段と、
前記撮像手段の前記画像データの送出順番を制御すると共に、前記撮像手段の連写モードと単写モードの切り換えの制御を行う制御手段と、
前記画像データを格納するフレームメモリと、
前記フレームメモリに格納した前記画像データをフレーム内圧縮及び／またはフレーム間圧縮を行う圧縮手段とを備え、
前記撮像手段は、
撮影開始前、周期的に前記画像データを間引いた所定の間引き画像データを前記フレームメモリに送ると共に、
撮影開始後、前記連写モードと前記単写モードの各モードに応じた所定の順番で前記画像データを前記フレームメモリに送ることを特徴とする撮像記録装置。

【請求項2】 前記圧縮手段は、
少なくとも撮影開始直前の前記間引き画像データから前記画像データを圧縮するための第1の正規化係数を求めることを特徴とする請求項1に記載の撮像記録装置。

【請求項3】 前記圧縮手段は、
前記間引き画像データに離散コサイン変換を施し、前記間引き画像データの空間周波成分の変化を基づいて、前記第1の正規化係数の算出を行うことを特徴とする請求項2に記載の撮像記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、撮像記録装置、更に詳しくは単写又は連写した被写体の静止画をデジタル信号にて記録する部分に特徴のある撮像記録装置に関する。

【0002】

【従来の技術】近年、単写又は連写した被写体の画像データをメモリカード等に記録する撮像記録装置として、例えばデジタルスチルカメラが用いられるようになった。

【0003】デジタルスチルカメラでは、被写体像を撮像素子により光電変換しデジタル信号に変換した後、フレームメモリに取り込まれる。そして、取り込まれた被写体像の画像信号は、信号処理回路により輝度信号と色差信号に変換され、被写体像を表示するためのモニタ制御回路及び画像を記憶するために画像信号を圧縮する圧縮符号化回路に出力される。

【0004】この圧縮符号化回路では、通常、画像の持つ空間的、時間的な冗長を取り除く種々の方法によりデータ量の圧縮を行っている。デジタルスチルカメラにおいては、例えばフレームメモリに取り込まれた画像データを2次元離散コサイン変換により2次元空間周波数に変換した後、量子化回路により量子化係数テーブルの正

規化係数とベクトル演算される。このようにして得られた量子化された係数においては、交流成分と直流成分とがその信号の性質に基づいてそれぞれ処理される。

【0005】交流成分に関しては、2次元空間周波数成分をジグザクスキャンしてゼロレンクス回路により例えば"0"バックにより圧縮される。そして、"0"バック圧縮されたデータビット列は、データの出現確率に基づいて、例えばハフマン符号化回路により可変長符号化がなされ、さらに圧縮される。

【0006】一方、直流成分は、画像データを8画素×8画素のブロック単位で分割しているため、隣接するブロックの相関性が非常に高く、ブロック間のデータの差分を伝送することにより圧縮し、差分伝送された直流成分が、例えばハフマン符号化回路により可変長符号化がなされ、さらに圧縮される。

【0007】ところが、デジタルスチルカメラの単写時においては、画像データ量を一定にしたいという要求があるが、上述したようにハフマン符号化回路により可変長符号化がなされるため、データ量が変化してしまう。そこで、例えば特公平7-52951号公報には、正規化係数を補正して画像データの圧縮において符号化データ量を一定にする画像データの圧縮方法が提案されている。

【0008】また、デジタルスチルカメラの連写時においては、連写速度の向上と画像データ量の削減という要求があるが、上述した圧縮では、連写の場合も単写と同様に処理するため、このような要求を満たすことができない。そこで、例えば特開平6-205360号公報においては、単写／連写を切り換えて、それぞれに適した画像圧縮処理を行う撮像記録装置が提案されている。

【0009】

【発明が解決しようとする課題】しかしながら、単写モードにおいては、上記特公平7-52951号公報に示される圧縮方法では、撮像データに対して代表ブロックの抽出を行い正規化符号化を繰り返して正規化係数を求めるため、処理時間がかかるという問題がある。

【0010】また、上記特開平6-205360に示される撮像記録装置の連写モードにおける圧縮処理では、撮像画像と前画像とから動きベクトルやシーンチェンジの有無を求めた後、符号化方法を定めるため、処理時間がかかり連写スピードが制限されるという問題がある。

【0011】本発明は、上記事情に鑑みてなされたものであり、正規化係数の設定演算と残画像データの転送を並行して行うと共に、連写モードでは符号化方法の決定と動きベクトルの算出処理を画像データの転送を並行して行い、圧縮処理の高速化を図ることのできる撮像記録装置を提供することを目的としている。

【0012】

【課題を解決するための手段】本発明の撮像記録装置は、被写体を撮像し、画像データを任意の順番で送出す

る撮像手段と、前記撮像手段の前記画像データの送出順番を制御すると共に前記撮像手段の連写モードと単写モードの切り換えの制御を行う制御手段と、前記画像データを格納するフレームメモリと、前記フレームメモリに格納した前記画像データをフレーム内圧縮及び／またはフレーム間圧縮を行う圧縮手段とを備えて構成される。

【0013】本発明の撮像記録装置では、前記撮像手段が撮影開始前、周期的に前記画像データを間引いた所定の間引き画像データを前記フレームメモリに送ると共に、撮影開始後、前記連写モードと前記単写モードの各モードに応じた所定の順番で前記画像データを前記フレームメモリに送ることで、正規化係数の設定演算と残画像データの転送を並行して行うと共に、連写モードでは符号化方法の決定と動きベクトルの算出処理を画像データの転送を並行して行い、圧縮処理の高速化を図ることを可能とする。

【0014】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態について述べる。

【0015】図1ないし図8は本発明の一実施の形態に係わり、図1は撮像記録装置としてのデジタルスチルカメラの構成を示すブロック図、図2は図1のCMDの構成を示す構成図、図3は図1のフレームメモリに格納される画像データの間引き画像データと代表ブロックデータを説明する説明図、図4は図1の符号化回路の構成を示すブロック図、図5は図1のデジタルスチルカメラの単写モードにおける処理のタイミングを示すタイミング図、図6は図2のDCT後のデータのレートコントローラへのジグザグスキャンによる入力を説明する説明図、図7は図6のジグザグスキャンにより得られた空間周波数分布を示す図、図8は図1のデジタルスチルカメラの連写モードにおける処理のタイミングを示すタイミング図である。

【0016】（構成）図1に示すように、本実施の形態の単写又は連写した被写体の画像データをICメモリカード11に記録する撮像記録装置としてのデジタルスチルカメラ1は、撮像ブロック2に、撮像データをランダムに読み出しできるCMD（Charge Modulation Device）3を撮像手段として備えている。

【0017】CMD3は、図2に示すように、 $n \times n$ のマトリクス状に配置されたCMDセル群21と、読み出し用スイッチ22と、入力された列アドレス情報を基に電流を出力して列毎に設けられた読み出しスイッチを選択する列選択回路23と、入力された行アドレス情報を基に、電流を出力して特定の行のセルを選択する行選択／リセット回路24とを備え、行選択／リセット回路24は、リセット信号により各セルのゲート電位を特定の電位に保ち蓄積電荷を基板に放出することにより、リセットを行うようになっている。

【0018】このCMD3は、前記各セルに入射した光

に比例した電荷が蓄積／保持される。このCMD3のセルの読みだしは、行・列の各アドレスで、任意のセルを指定することにより行われる。指定されたアドレスのセル（例えば複数のセル群）は、蓄積している電荷に比例した（和）電流を、読み出し用スイッチ22のMOSスイッチを通して、I/V変換回路25へ出力する。I/V変換回路25は、アドレス指定された各セルからの和電流を電圧に変換して、出力するようになっている。

【0019】なお、CMD3については、テレビジョン学会誌vol.41, No.11. (1987)「ゲート蓄積型MOSフォトランジスタイメージセンサ」等に開示されているので、このCMD3に関する半導体物性的な説明は省略する。

【0020】図1に戻り、本実施の形態のデジタルスチルカメラ1において、撮像ブロック2は上述したCMD3を有し、CMD3はコントローラ4（制御手段）からの出力データアドレス信号（行アドレス情報及び列アドレス情報）に応じて任意のセル位置の画像データを出力するようになっている。

【0021】撮像ブロック2からの画像データは、A/D変換器5によりデジタルデータに変換され、データバス6を介してファインダ7、符号化回路8（圧縮手段）、フレームメモリ9に出力される。

【0022】ファインダ7は、A/D変換器5からの後述する間引き画像データを内部の表示部（図示せず）に表示している。

【0023】また、符号化回路8は、後に詳しく説明するように、図示しない手動選択スイッチを操作することにより撮影者により選択された撮影モード（単写モード、連写モード）に応じてA/D変換器5からの間引き画像データ、代表ブロックデータ及びフレームメモリ9からの全画素データを用いて画像符号化を行っている。そして、符号化回路8の出力である圧縮画像データは、インターフェイス10を介してICメモリカード11に記録されるようになっている。

【0024】一方、フレームメモリ9は、A/D変換器5からの全画像データを補正処理した後、符号化回路8にデータを転送するようになっている。

【0025】そして、コントローラ4は、シャッターリリーススイッチ（図示せず）やモード設定スイッチ（図示せず）などからの設定信号に基づき上記の各部のコントロールを行うようになっている。

【0026】次に、全画像データに対する間引きデータと代表ブロックデータの位置関係を示す図3を用いて、上記間引き画像データ、代表ブロックデータについて説明する。

【0027】図3に示すように、間引きデータは、図中黒点（黒塗りされた正方形マーク）で表されるデータであって 8×8 の画素ブロック中の左上の1画素である。また、代表ブロックデータは、図中ハッチングの入った

部分であって 8×8 の64画素から成っており、 8×8 のブロック64個から成るブロック組(64×64画素)を左上の 8×8 ブロックで代表している。代表ブロックの左上端のデータは間引きデータと重複するので、代表ブロックデータとして送られるのは残り63画素である。

【0028】なお、間引きデータは、 8×8 の64画素のどの位置を基準としてもよいのであるが、間引きデータ中に欠陥画素が存在すると悪影響が出るため、各位置を基準とした場合に含まれる欠陥画素の数を欠陥画素テーブルから求め、最も少ない位置を基準として用いられる。また、代表ブロックは、前記ブロック組中、欠陥画素を含まずに、かつ左上に設定されたブロック組原点に最も近い組が選出される。

【0029】例えば、輝度(Y)信号として4096×4096画素が全画素データとして構成されている場合、間引き画像データは、x、y両方向とも1/8に間引くため、512×512構成となる。また、代表ブロックデータとしては、64×64画素毎の 8×8 の代表ブロックが取り出されるので64×64の代表ブロック構成となる。

【0030】符号化回路8では、図4に示すように、A/D変換器5からの間引き画像データ、代表ブロックデータ及び全画素データは、入力端子(図示せず)、減算器30及びスキャン/メモリ回路31を介して、 8×8 画素単位にDCT(2次元離散コサイン変換回路)32に送られるようになっている。

【0031】ここで、スキャン/メモリ回路31は、間引きデータ及び代表ブロックデータに対するラスタ/ブロック変換と間引き/ブロック共通データの記憶を行う。そして、間引きデータ8ライン分をラスタ/ブロック変換のための512×8構成のメモリと、間引き/ブロック共通データの記憶のための64×64構成のメモリとから構成される。

【0032】そして、DCT回路32の出力は、量子化回路33により量子化テーブル34及びレートコントローラ35からの正規化係数にしたがって量子化された後、ハフマン符号化回路36によりハフマン符号化されるようになっている。

【0033】そして、上記構成により単写モードでは、後述するようにフレーム内圧縮を行っている。

【0034】一方、符号化回路8は、連写モードで使用される、逆量子化回路41、IDCT回路(逆離散コサイン変換回路)42、前画像メモリ43、シーンチェンジ検出回路44、動きベクトル検出回路45、メモリコントローラ46、符号化モード設定回路47、スイッチ48及び加算器49を備えている。

【0035】連写モードでの符号化回路8においては、最初の画像はフレーム内圧縮を行うため、後述の単写モード時と同様な処理を行い、2枚目以降の画像の処理の

ため、量子化回路33により量子化されたデータを逆量子化回路41、IDCT回路42により画像データに戻し前画像メモリ43に記憶するようになっている。

【0036】そして、2枚目の画像の間引き画像データがスキャン/メモリ回路31と動きベクトル検出回路45に入力され、前画像メモリ43からの対応する位置の前画像のデータがスイッチ48を介して減算器30に入力されると、シーンチェンジ検出回路44は、減算器30からの出力が画像間の差分データとなるので、減算器30からの出力により、後述するようにシーンチェンジの有無を検出するようになっている。

【0037】シーンチェンジ検出回路44によりシーンチェンジが検出されると、符号化モード設定回路47の制御によりスイッチ48がOFFとなり、2枚目の画像に対してもフレーム内圧縮を行うため、後述の1枚目の時と同様な処理を行うようになっている。

【0038】また、シーンチェンジが検出されない場合は、動きベクトル検出回路45が入力された2枚目の画像の間引き画像データと前画像メモリ43内の前画像データから動きベクトルを検出し、検出した動きベクトルに応じてメモリコントローラ46が前画像メモリ43を制御して動き補償を行い、減算器30で動きベクトルによる差分圧縮を行うようになっている。

【0039】(作用)このように構成された本実施の形態のデジタルスチルカメラ1の作用について説明する。デジタルスチルカメラ1では、上述したように単写モードと連写モードの2つの撮影モードにより被写体が撮影される。そこで、単写モードと連写モードの作用をそれぞれ説明する。

【0040】(1)単写モード

図5に示すように、単写モードでは、シャッターリリーススイッチ(図示せず)が押される前は、間引き画像データが周期的にA/D変換器5からデータバス6を介してファインダ7と符号化回路8に供給され、ファインダ7では供給された間引きデータを表示用に使用している。

【0041】一方、符号化回路8では供給された間引き画像データの第1の正規化係数を求めるのに使用している。この時、第1の正規化係数は前回の間引きデータに対する符号化の結果を基に、初期値が与えられ、符号化の結果から求められている。このようにフィードバックすることにより、間引き画像データに対して所望の符号量とするような正規化係数が与えられることとなる。なお、詳細な間引き画像データの処理は後述する。

【0042】次に、シャッターリリーススイッチが押された直後から、撮像ブロック2は露光を開始し露光終了後、撮像データの転送を開始する。この時、撮像ブロック2は、間引き画像データ、代表ブロックデータ、残画像データの順に出力する。

【0043】間引き画像データは、符号化回路8、フレームメモリ9、ファインダ7に送られ、ファインダ7で

は、上記と同様に間引き画像データを表示に使用する。

【0044】また、符号化回路8では、間引き画像データを次に送られてくる代表ブロックデータと共に用いて第2の正規化係数の求めるのに使用している。符号化回路8での第2の正規化係数を求める詳細な代表ブロックデータの処理は後に説明を行う。

【0045】フレームメモリ9では、次に送られてくるブロック画像データ、残画像データと合わせて1画面を作成し欠陥補正処理を行い撮像データとして符号化する画像データを作成する。

【0046】符号化回路8での第2の正規化係数の演算は、フレームメモリ9への残画素データの転送及びフレームメモリ9での補正処理期間内に終了しているため、フレームメモリ9は、補正処理後直ちに符号化回路8への撮像データの転送を行う。符号化回路8では送られた撮像データを第2の正規化係数を用いて符号化する。この全画像データの処理の詳細は後述する。

【0047】符号化終了後、再び間引きデータが撮像ブロック2から周期的にA/D変換器5、データバス6を介してファインダ7と符号化回路8と供給され、次にシャッタレリーズスイッチが押されるタイミングを待っている。

【0048】(1-1) 単写モードの間引き画像データの処理

単写モード時、A/D変換器5からの間引き画像データは、入力端子、スキャン/メモリ回路31を通り、 8×8 画素単位にDCT回路32に送られる。スキャン/メモリ回路31は、間引きデータに対するラスタ/ブロック変換と間引き/ブロック共通データの記憶を行う。

【0049】DCT回路32の出力は、量子化回路33により量子テーブル及びレートコントローラ35からの正規化係数にしたがって量子化された後、ハフマン符号化回路36によりハフマン符号化される。

【0050】量子化においては、DCT回路32から出力される 8×8 のDCT係数 $F(x, y)$ に対して、量子化テーブル34からその位置に応じた重み係数 $W(x, y)$ とレートコントローラ35からの正規化係数 Q を乗じた値で除する処理 $\{F(x, y) / [W(x, y) \times Q]\}$ を行い端数を四捨五入し結果をハフマン符号化回路36に出力する。

【0051】正規化係数 Q の値が大きくなると量子化結果として“0”となるデータが増えるため、ハフマン符号化回路36からの符号量は小さくなる。正規化係数 Q の値は、単写モードに切り替えられた際に初期値にセットされ、その後入力されてくる間引きデータの符号化結果が所定の符号量となるようにレートコントローラ35により変更される。なお、ここでいう所定の符号量とは、全画素データの符号化量が目標値となる正規化係数を、間引き画素データの符号化時の第1の正規化係数として得る値である。

【0052】図6に示すように、レートコントローラ35にはDCT後のデータがジグザクスキャンされて入力される。この時、データは周波数の低い方(DC)から高い方に順番に出力されることとなり、これを各周波数毎に1画面分累積すると、図7に示すように、間引き画像データには高周波成分が含まれていないため、O-A間の周波数成分について測定される。全画像データでは、O-B間の周波数成分を持っているので、A-B間のデータ量を推定し、その結果から第1の正規化係数を求めている。

【0053】つまり、図7に示したように、空間周波数Aでの累積曲線の傾き角を基に推定した直線C-Dを用いて四角形A-C-D-Bに囲まれる範囲をデータ量として推定している。

【0054】なお、単写モード時は、常にフレーム内圧縮を行うので、差分圧縮及び動きベクトル検出用の減算器30、シーンチェンジ検出回路44、符号化モード設定回路47、スイッチ48、逆量子化回路41、IDCT回路42、加算器49、前画像メモリ43、動きベクトル検出回路45は不動作である。

【0055】(1-2) 単写モードのブロック画像の処理

シャッタレリーズスイッチが押された後、A/D変換回路からは、間引き画像データが出力された後、代表ブロックデータが出力される。間引き画像データに対する処理は、押される前と同じであるので省略する。

【0056】代表ブロックデータは、前記の如く全画素データから 8×8 単位の画像を一定間隔で抜き出したものであるため、DCT回路32により得られる空間周波数成分が、全画素データに対してDCTを行った場合にほぼ等しくなる。そこで本実施の形態においては、代表ブロックデータを処理して大まかに得られた第1の正規化係数を用いて代表ブロックデータの符号化を行い、その結果から全画素データを符号化した場合に符号化量を目標値とするような第2の正規化係数を求めている。

【0057】A/D変換器5からの代表ブロックデータは、入力端子、スキャン/メモリ回路31を介して、 8×8 画素単位にDCT回路32に送られる。代表ブロックデータは、前記の如く間引き画像データと重複するデータは欠落しているが、スキャン/メモリ回路31が対応部分を間引き画像データ転送時に記憶し、ブロック画像転送時に補って出力する。

【0058】DCT回路32からの出力は、量子化回路33により量子化テーブル34及びレートコントローラ35からの正規化係数にしたがって量子化された後、ハフマン符号化回路36によりハフマン符号化される。

【0059】量子化においては、DCT回路32から出力される 8×8 のDCT係数 $F(x, y)$ に対して、量子化テーブル34からその位置に応じた重み係数 W

(x, y) とレートコントローラ35からシャッタレリ

ーズスイッチが押される直前に間引き画像から得られた正規化係数 Q を乗じた値で除した値をハフマン符号化回路36に出力する。ハフマン符号化回路36では代表ブロックデータに対する符号化を行い、その符号量から全画素データ用の第2の正規化係数が決定される。

【0060】(1-3) 単写モードの全画像データの処理

撮像ブロック2からは、間引き画像データ及び代表ブロックデータの出力後、残画像データが出力され、A/D変換器5を介してフレームメモリ9に出力される。フレームメモリ9では欠陥画素の補正処理やシェーディング補正処理を行った後、全画像データを 8×8 のブロック単位で符号化回路8に転送する。この時、符号化回路8での前記全画素データ用の第2の正規化係数の決定は終了している。

【0061】なお、全画像データは 8×8 のブロック単位で符号化回路8に送られるため、スキャン/メモリ回路31は変換を行わず、そのままデータを減算器30に出力する。減算器30は不動作であるので、全画像データはそのままDCT回路32に加えられ、その出力であるDCT係数が量子化回路33に加えられる。

【0062】量子化回路33では、前記の如く、量子化テーブル34からの重み係数とレートコントローラ35からの代表ブロックデータにより求められた第2の正規化係数を用いて量子化を行い、その結果をハフマン符号化回路36に送りハフマン符号化する。符号化されたデータはバッファを通過して符号化回路8からインターフェイス10を通過してICメモリカード11に出力される。

【0063】量子化に際しては、前記の如く予め間引き画像データ、代表ブロックデータにより全画像データの符号量が目標値となるように第2の正規化係数がくり返し求められており、その値によって正規化を行うため、符号量はほぼ目標値となる。

【0064】全画像データの実際の符号量は、ハフマン符号化回路36からの符号をレートコントローラ35が監視し、目標値からのずれ分を加味して次画像の符号化の目標値とすることにより、1枚のICメモリカード11内の画像枚数が一定になるようにコントロールしている。

【0065】(2) 連写モード

図8に示すように、連写モードでは、シャッターリリーススイッチが押される前は、間引きデータが周期的にA/D変換器5からデータバス6を介してファインダ7に供給され、ファインダ7は供給された間引きデータを表示用に使用している。

【0066】シャッターリリーススイッチが押された直後から、撮像ブロック2は露光を開始し露光終了後、撮像データの転送を開始する。

【0067】撮像データは、間引き画像データ、残画像データの順に出力される。間引き画像データは、A/D

変換器5を介して、符号化回路8、フレームメモリ9、ファインダ7に送られる。ファインダ7では、このときも表示に使用する。

【0068】また、符号化回路8では、正規化係数を求めるのに使用している。求め方の詳細は、後に説明を行う。

【0069】フレームメモリ9では、次に送られてくるブロック画像データ、残画像データと合わせて1画面を作成した欠陥補正処理を行い撮像データとして符号化する画像データを作成した後、符号化回路8に転送する。

【0070】符号化回路8は、シャッターリリーススイッチが押された直後の第1画面の画像データに対して、間引き画像データから正規化係数を求めた後、フレームメモリ9から送られる補正処理後の全画素データを前記正規化係数を用いてフレーム内符号化圧縮処理する。

【0071】第2画面以降の画像データに対しては、間引き画像データから正規化係数を求めると共に、符号化回路8内のメモリ内の前画面データと比較して、シーンチェンジの検出と動きベクトルの検出を行い符号化方法を決定している。

【0072】(2-1) 連写モードの最初の画像の処理
連写モード時、シャッターリリーススイッチが押される前は撮像ブロック2からは表示用として間引き画像データがA/D変換器5を通過してファインダ7に供給されている。この時符号化回路8は単写モードと同様な処理(前述の(1-1)、(1-2)の処理)を行っている。

【0073】シャッターリリーススイッチが押されると、露光後撮像ブロック2から間引き画像データがA/D変換器5を通過してファインダ7、符号化回路8、フレームメモリ9に供給される。ファインダ7では表示を行い、フレームメモリ9ではデータの蓄積を行う。

【0074】符号化回路8では、連写モードでの最初の画像はフレーム内圧縮を行うため、単写モード時と同様の手法で間引き画像から全画像用の正規化係数を求める。

【0075】撮像ブロック2からは、間引き画像データの後、残りの部分の画像データが出力され、A/D変換器5を通過してフレームメモリ9に供給される。フレームメモリ9では、残りの画像データの転送終了後画素欠陥補正処理を行った後、符号化回路8に画像データを 8×8 のブロック単位で供給する。

【0076】符号化回路8では、単写モード時と同様に画像データが 8×8 のブロック単位で符号化回路8に送られるため、スキャン/メモリ回路31は変換を行わず、そのままデータを減算器30に出力する。減算器30は不動作となっていて画像データはそのままDCT回路32に加えられ、その出力であるDCT係数が量子化回路33に加えられる。

【0077】量子化回路33では、前記の如く、量子化テーブル34からの重み係数とレートコントローラ35

からの間引き画像データ及び代表ブロックデータにより求めた第2の正規化係数を用いて量子化を行い、その結果をハフマン符号化回路36に送りハフマン符号化する。符号化されたデータはバッファを通過して符号化回路8からインターフェイス10を通過してICメモリカード11に出力される。

【0078】また、2枚目以降の画像の処理のため、逆量子化回路41、IDCT回路42を通過して画像データに戻されて前画像メモリ43に記憶される。

【0079】(2-2)連写モードの2枚目以降の画像の処理

次に、連写モードの2枚目以降の画像に対する処理について説明する。

【0080】2枚目以降の画像に対しては、最初に送られるてくる間引き画像データと符号化回路8内に記憶されている前画像のデータとから、シーンチェンジの有無、差分量の判定、動きベクトルの検出等を行い、そのフレームに対する符号化方法を決定している。

【0081】その後、残りの部分の画像データ出力され、A/D変換器5を通過してフレームメモリ9に供給される。フレームメモリ9では、残りの画像データの転送終了後、画素欠陥補正処理を行った後、符号化回路8に画像データを8×8のブロック単位で供給する。そして、フレームメモリ9から送られてくる補正処理後の画像データに対して決められた符号化方法によって処理を行う。

【0082】詳細に説明すると、最初に送られてくる間引き画像データは、スキャン/メモリ回路31と動きベクトル検出回路45に出力される。前画像メモリ43からは対応する位置の前画像のデータがスイッチ48を通過して減算器30に出力される。

【0083】減算器30の出力は画像間の差分データとなるので、シーンチェンジ検出回路44は減算器30からの出力をカウントして、以下に示すような方法で符号化方法を選択し、このシーンチェンジ検出回路44の選択内容が、符号化モード設定回路47、動きベクトル検出回路45に伝えられる。

【0084】すなわち、シーンチェンジ検出回路44はカウント値が第1の設定値以下の場合、動きが小さいと判断し、符号化方法として単純差分圧縮を選択する。

【0085】この単純差分圧縮の場合、動きベクトル検出回路45は不動作となり、メモリコントロール回路に動きベクトル値として零を出力する。そのため、前画素メモリからは位置に対応した前画面の画像データが出力される。このときスイッチ48は閉じられているため、減算器30からの出力は、入力画像と前回画像との単純差分データとなる。

【0086】そして、減算器30の出力は、前記の如く、DCT回路32、量子化回路33、ハフマン符号化回路36を通過して符号化される。

【0087】さらに、量子化回路33の出力は逆量子化回路41、IDCT回路42を通過して差分データに戻された後、加算器49に加えられる。加算器49には前画像メモリ43からの前画像データも入力されており、加算器49の出力は前画像データに差分データに加えたデータ、すなわち送られてきた画像データに対して符号/復合処理を行った後の画像データが出力されることとなる。このようにして、加算器49の出力は前画像メモリ43に送られて記憶され、次の画像符号化に使用される。

【0088】また、カウント値が第1の設定値を越え第2の設定値以下の場合、動きが大きいと判断し、符号化方法として動きベクトルを用いた差分圧縮を選択する。

【0089】この動きベクトルによる差分圧縮の場合、動きベクトル検出回路45では、符号化方法として動きベクトルを用いた差分圧縮が選択された場合、入力された間引き画像データと、前画像メモリ43内の前画像データから動きベクトルを検出する。

【0090】つまり、動きベクトル検出回路45は、前画像メモリ43内には前画像のデータが全画像分記憶されているため、間引き画像データとの間でマッチング処理することにより1/2画素単位(ハーフペル)の精度で動きベクトルを検出する。この時、マッチングのための検索範囲は、設定された連写スピードに応じて変化し、連写スピードが低速であるほど広い範囲の探索を行うこととしている。これは、連写スピードが低速であるほど対象物の移動量が大きくなることと、動きベクトル検出のための演算時間を長く取れるからである。なお、具体的な動きベクトル自体の検出方法は数多く考案されており、公知であるのでここでは説明を省略する。

【0091】そして、動きベクトル検出回路45は、メモリコントローラ46に動きベクトル値を出力する。そのため、前画像メモリ43からは動きベクトル値により補償した位置に対応した前画面の画像データが出力される。このときスイッチ48は閉じられているため、減算器30からの出力は、入力画像と前回画像との動き補償を行った差分データとなる。

【0092】そして、単純差分圧縮と同様に、減算器30の出力は、DCT回路32、量子化回路33、ハフマン符号化回路36を通過して符号化される。

【0093】さらに、量子化回路33の出力は逆量子化回路41、IDCT回路42を通過して差分データに戻された後、加算器49に加えられる。加算器49には前画像メモリ43からの前画像データも入力されており、加算器49の出力は前画像データに差分データに加えたデータ、すなわち送られてきた画像データに対して符号/復合処理を行った後の画像データが出力されることとなる。このようにして、加算器49の出力は前画像メモリ43に送られて記憶され、次の画像符号化に使用される。

【0094】さらに、カウント値が第2の所定値を越えた場合、その画面は、前画面との相関は無い(シーンチェンジが発生した)と判断し、符号化方法としてフレーム内圧縮を選択する。このフレーム内圧縮の場合、前記1枚目と同様の処理を行う。

【0095】(効果)以上により、本実施の形態のデジタルスチルカメラ1においては、単写モードでは、従来、撮像開始後に行ってきた正規化係数の設定のための演算を、撮像開始前から表示用の画像データを用いて概略計算を行い、さらに撮影開始後、代表ブロックデータを先に送り、正規化係数の設定演算と残画像データの転送を並行して行うことにより、圧縮処理の高速化が計られる。

【0096】また、連写モードでは、連写開始直後の画像データに対しては、単写時と同様な手法により高速化を計ると共に、2枚目以降の画像に対しては、先に送られてきた間引き画像データから符号化方法の決定と動きベクトルの算出を行うことにより残画像データの転送と並行に前記処理が行われるため、圧縮処理の高速化が計られる。

【0097】〔付記〕

(付記項1) 被写体を撮像し、画像データを任意の順番で送出する撮像手段と、前記撮像手段の前記画像データの送出順番を制御すると共に、前記撮像手段の連写モードと単写モードの切り換えの制御を行う制御手段と、前記画像データを格納するフレームメモリと、前記フレームメモリに格納した前記画像データをフレーム内圧縮及び/またはフレーム間圧縮を行う圧縮手段とを備え、前記制御手段は、前記撮像手段を制御し、撮影開始前、周期的に前記画像データを間引いた所定の間引き画像データを前記フレームメモリに送ると共に、撮影開始後、前記連写モードと前記単写モードの各モードに応じた所定の順番で前記画像データを前記フレームメモリに送ることを特徴とする撮像記録装置。

【0098】付記項1の撮像記録装置においては、撮像手段が撮影開始前には被写体の決定等、単写/連写の別なく同一の処理を行い、撮影開始後単写モード及び連写モードの各モードに応じて圧縮手段に処理に都合の良いフォーマットでデータを転送できるので、符号化処理の高速化が可能となる。

【0099】(付記項2) 前記圧縮手段は、少なくとも撮影開始直前の前記間引き画像データから前記画像データを圧縮するための第1の正規化係数を求めることを特徴とする付記項1に記載の撮像記録装置。

【0100】付記項2の撮像記録装置においては、撮影開始前の間引き画像データを用いて第1の正規化係数を求め、この第1の正規化係数を用いて撮影開始後の全画像データ圧縮用の正規化係数を求めるので、正規化係数の精度の向上が可能となる。

【0101】(付記項3) 前記圧縮手段は、前記間引

き画像データに離散コサイン変換を施し、前記間引き画像データの空間周波成分の変化に基づいて、前記第1の正規化係数の算出を行うことを特徴とする付記項2に記載の撮像記録装置。

【0102】付記項3の撮像記録装置においては、間引き画像データの高周波成分から全画像データの周波数成分を推定することが可能となり、全画像データに対する正規化係数の精度の向上が可能となる。

【0103】(付記項4) 単写モード時、前記撮像手段は、撮影開始前は、前記画像データから前記間引き画像データを送り、撮影開始後は、前記画像データ中から前記間引き画像データ及び所定の代表ブロックデータを送り、次いで残りの前記画像データを送り、前記圧縮手段は、撮影開始前の前記間引き画像データから前記第1の正規化係数を求めると共に、撮影開始後に送られる前記代表ブロックデータと前記第1の正規化係数を用いて第2の正規化係数を求め、さらに前記第2の正規化係数を用いて前記画像データの圧縮処理を行うことを特徴とする付記項2に記載の撮像記録装置。

【0104】付記項4の撮像記録装置においては、画像データをブロック単位で抜き出した代表ブロックデータを用いて第2の正規化係数を求めることで、より目標データ量に近い符号化ができ、かつ第2の正規化係数を求める演算は残りの画像データの転送中に実行可能なので、符号化処理の高速化が可能となる。

【0105】(付記項5) 連写モード時、前記撮像手段は、撮影開始前は、前記間引き画像データを送り、撮影開始後は、前記間引き画像データを送り、次いで残りの前記画像データを送ることを繰り返し、前記圧縮手段は、撮影開始後に送られる前記間引き画像データから前記第1の正規化係数を設定すると共に、撮影開始直後の先頭画像の前記画像データに対しては前記第1の正規化係数によりフレーム内圧縮すると共に、第2画面以降の画像データに対しては前記間引きデータにより圧縮方式及び圧縮パラメータを決定して圧縮処理を行うことを特徴とする付記項2に記載の撮像記録装置。

【0106】付記項5の撮像記録装置においては、連写モード時、第2画面以降の画像データの符号化方法が間引き画像データを演算して決定するので、残りの画像データの転送中に並行した演算処理が可能となり、残りの画像データの転送後すぐに全画像データの符号化処理が開始でき、符号化処理の高速化が可能となる。

【0107】(付記項6) 単写及び単写モードにおいて、前記間引き画像データを表示用データとして使用するファインダを備えたことを特徴とする付記項1に記載の撮像記録装置。

【0108】付記項6の撮像記録装置においては、間引き画像データを表示に利用することで、構図決定が容易になる。

【0109】(付記項7) 前記圧縮手段は、入力した

前記画像データを記憶する画像記録手段を備え、連写モード時、前記圧縮手段は、第2画面以降の前記画像データに対して、第2画面以降の前記画像データの前記間引きデータと前記画像記録手段に記録された前記画像データの前記間引きデータとの差分データを作成すると共に、前記差分データから、少なくともシーンチェンジを検出することを特徴とする付記項5に記載の撮像記録装置。

【0110】付記項7の撮像記録装置においては、シーンチェンジの発生時には、差分圧縮からフレーム内圧縮への切り換えが可能となり、符号量の増大を防止することが可能となる。

【0111】(付記項8) 連写モード時、前記圧縮手段は、圧縮のための動きベクトルを検出すると共に、前記動きベクトルの探索範囲を連写速度に応じて可変することを特徴とする付記項5に記載の撮像記録装置。

【0112】付記項8の撮像記録装置においては、高速連写にするほど探索範囲を狭めることが可能となり、高速連写を可能とする。

【0113】(付記項9) 前記圧縮手段は、入力した前記画像データを記憶する画像記録手段を備え、連写モード時、前記圧縮手段は、圧縮のための動きベクトル検出を、現画面の前記間引き画像データと前記画像記録手段に記録した前画面の前記画像データとを比較して行うことを特徴とする付記項5に記載の撮像記録装置。

【0114】付記項9の撮像記録装置においては、間引き画像データと画像記録手段に記録した前画面の画像データとを比較することにより、間引きの粗いデータからでも高精度の動きベクトルの検出が可能となる。

【0115】(付記項10) 前記間引き画像データは、前記撮像手段に対して複数設定される間引きデータアドレスパターンのうち、前記間引きデータアドレスパターンによって読み出される画像データ中に存在する欠陥画素が最も少ない前記間引きデータアドレスパターンを用いて読み出された画像データであることを特徴とする付記項2に記載の撮像記録装置。

【0116】付記項10の撮像記録装置においては、欠陥画素を含まない間引き画像データを転送することが可能となり、間引き画像データを用いた演算処理の結果がより正確になる。

【0117】(付記項11) 前記制御手段は前記撮像手段が送出する前記画像データを複数のブロック単位とし、隣接する複数のブロックにより形成されるブロック組の代表ブロックのデータを前記代表ブロックデータとして選出すると共に、前記選出を前記ブロック中に欠陥画素がないことを基準とすることを特徴とする付記項4に記載の撮像記録装置。

【0118】付記項11の撮像記録装置においては、欠陥画素を含まない代表ブロックデータを転送することが可能となり、代表ブロックデータを用いた演算処理の結

果がより正確になる。

【0119】

【発明の効果】以上説明したように本発明の撮像記録装置によれば、撮像手段が撮影開始前、周期的に画像データを間引いた所定の間引き画像データをフレームメモリに送ると共に、撮影開始後、連写モードと単写モードの各モードに応じた所定の順番で画像データをフレームメモリに送るので、正規化係数の設定演算と残画像データの転送を並行して行くと共に、連写モードでは符号化方法の決定と動きベクトルの算出処理を画像データの転送を並行して行うことができ、圧縮処理の高速化を図ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係る撮像記録装置としてのデジタルスチルカメラの構成を示すブロック図

【図2】図1のCMDの構成を示す構成図

【図3】図1のフレームメモリに格納される画像データの間引き画像データと代表ブロックデータを説明する説明図

【図4】図1の符号化回路の構成を示すブロック図

【図5】図1のデジタルスチルカメラの単写モードにおける処理のタイミングを示すタイミング図

【図6】図2のDCT後のデータのレートコントローラへのジグザグスキャンによる入力を説明する説明図

【図7】図6のジグザグスキャンにより得られた空間周波数分布を示す図

【図8】図1のデジタルスチルカメラの連写モードにおける処理のタイミングを示すタイミング図

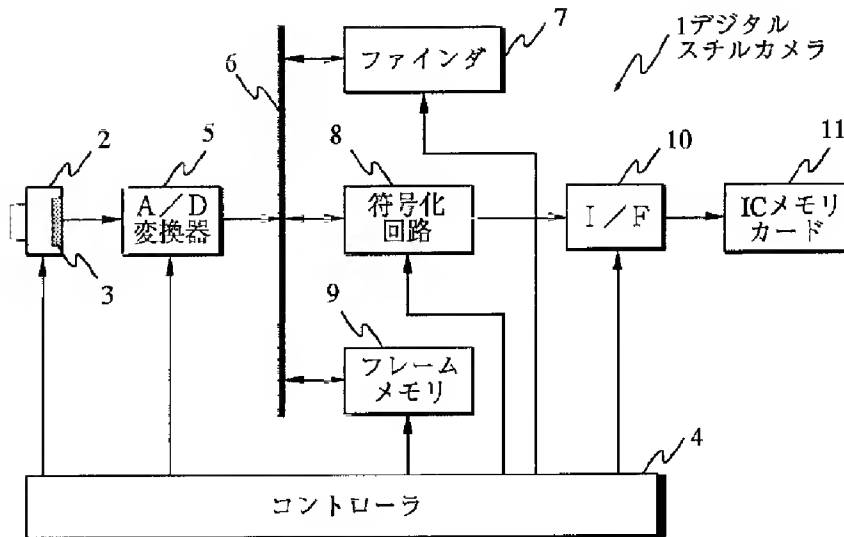
【符号の説明】

- 1…デジタルスチルカメラ
- 2…撮像ブロック
- 3…CMD
- 4…コントローラ
- 5…A/D変換器
- 6…データバス
- 7…ファインダ
- 8…符号化回路
- 9…フレームメモリ
- 10…インターフェイス
- 11…ICメモ리카ード
- 21…CMDセル群
- 22…読み出し用スイッチ
- 23…列選択回路
- 24…行選択/リセット回路
- 25…I/V変換回路
- 30…減算器
- 31…スキャン/メモリ回路
- 32…DCT
- 33…量子化回路
- 34…量子化テーブル

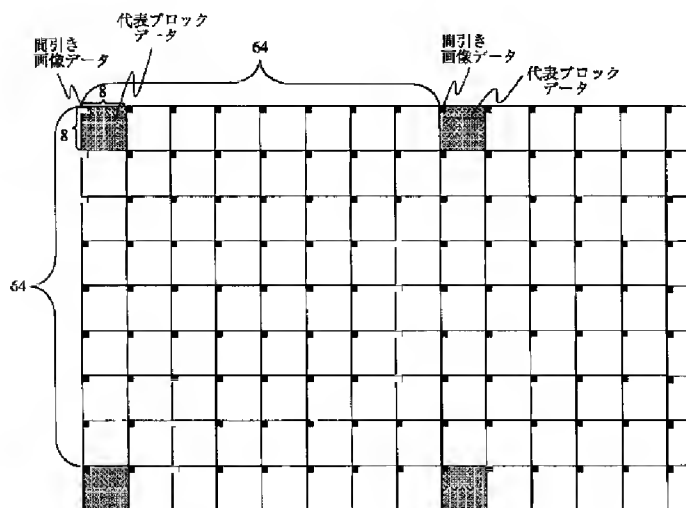
35…レートコントローラ
 36…ハフマン符号化回路
 41…逆量子化回路
 42…IDCT回路
 43…前画像メモリ
 44…シーンチェンジ検出回路

45…動きベクトル検出回路
 46…メモリコントローラ
 47…符号化モード設定回路
 48…スイッチ
 49…加算器

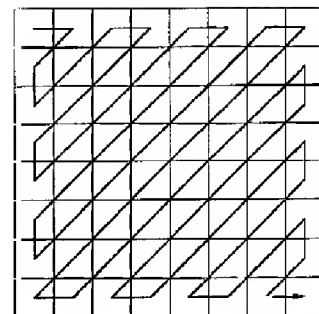
【図1】



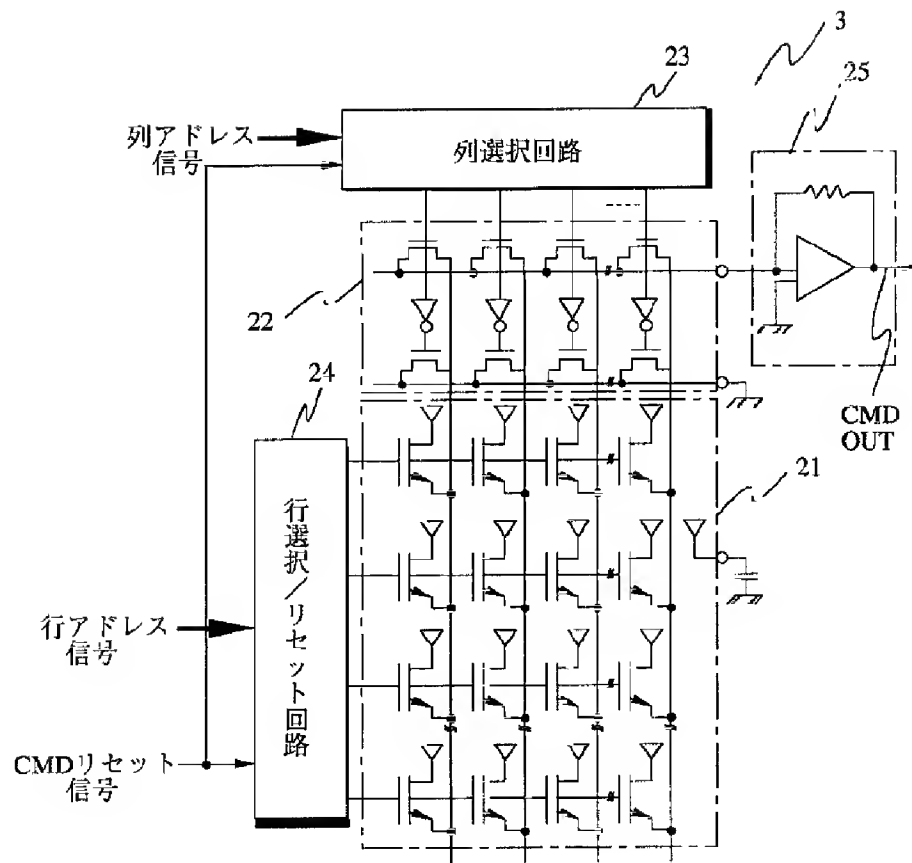
【図3】



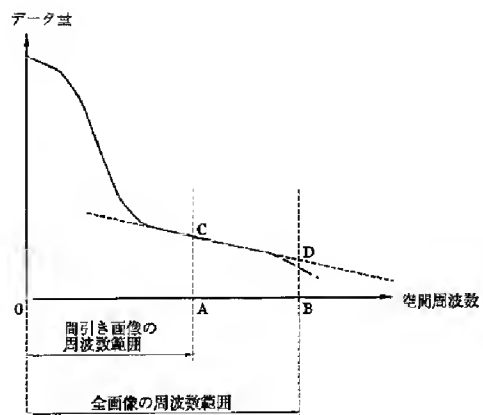
【図6】



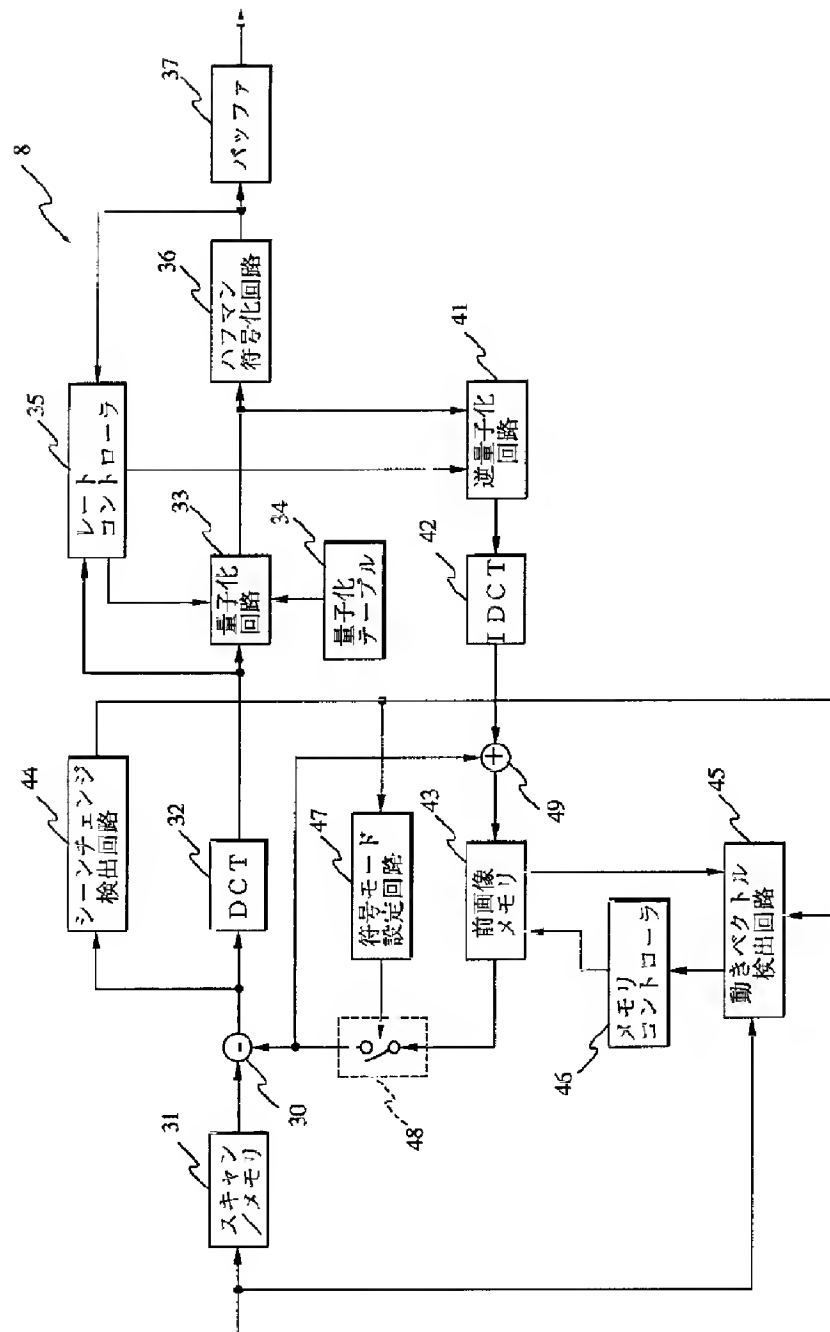
【図2】



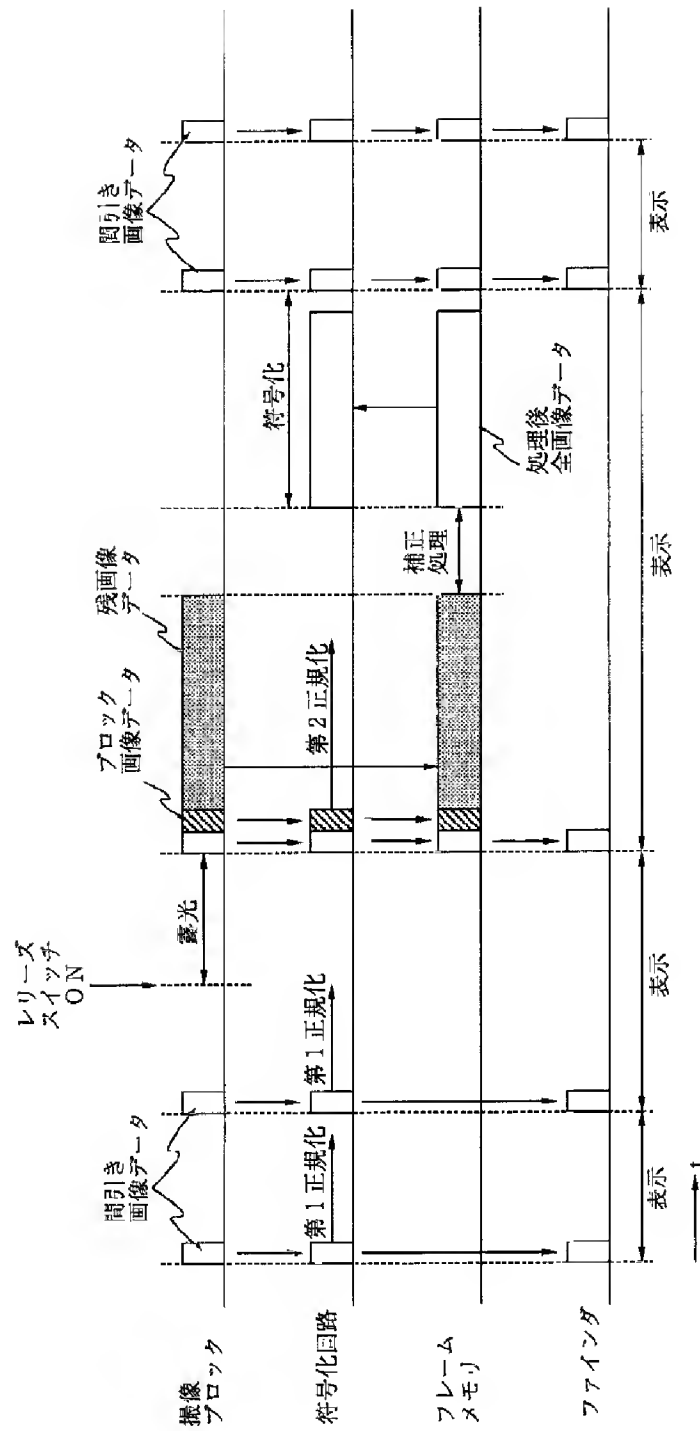
【例7】



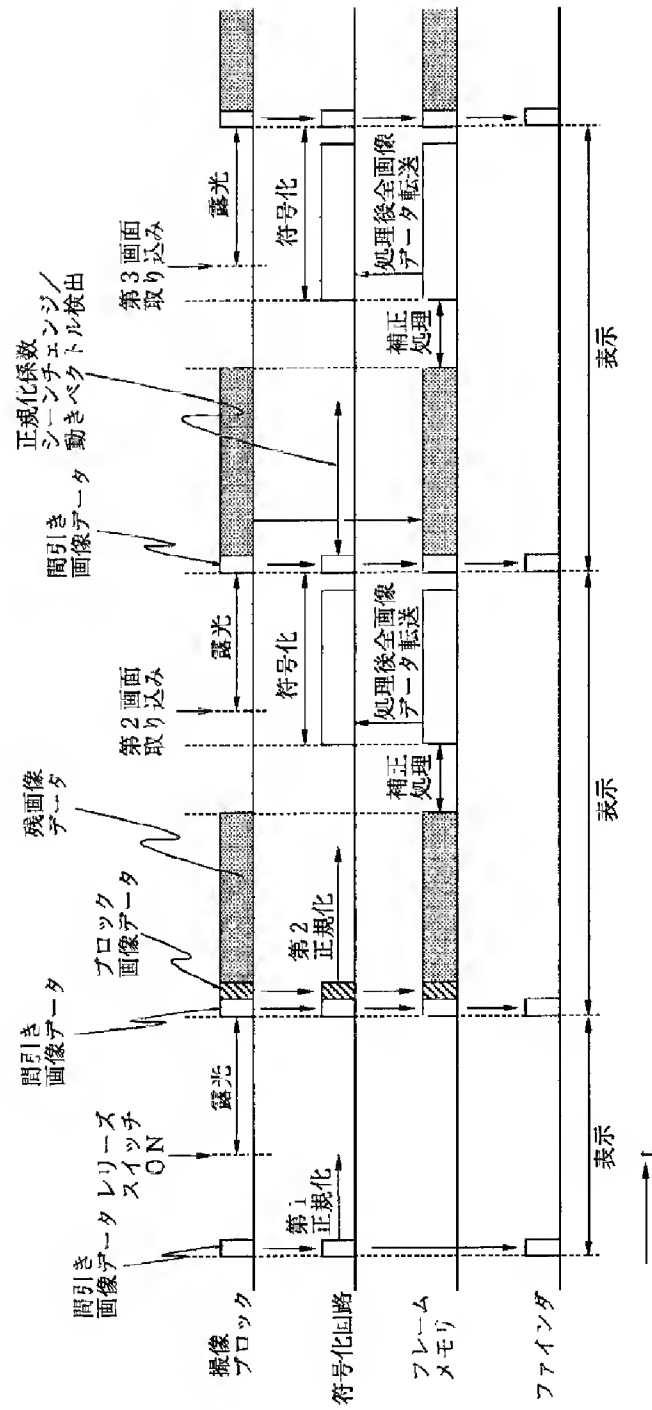
【図4】



【図5】



【図8】



フロントページの続き

(51) Int. Cl.⁶

H 0 4 N 5/92

識別記号

庁内整理番号

F I

技術表示箇所